

## Spinelektronik (Spintronik) – Einleitung

**konventionelle Elektronik:** für Rechenoperationen wird die Ladung (genauer: der elektrische Strom) in Röhren/Transistoren ausgenutzt

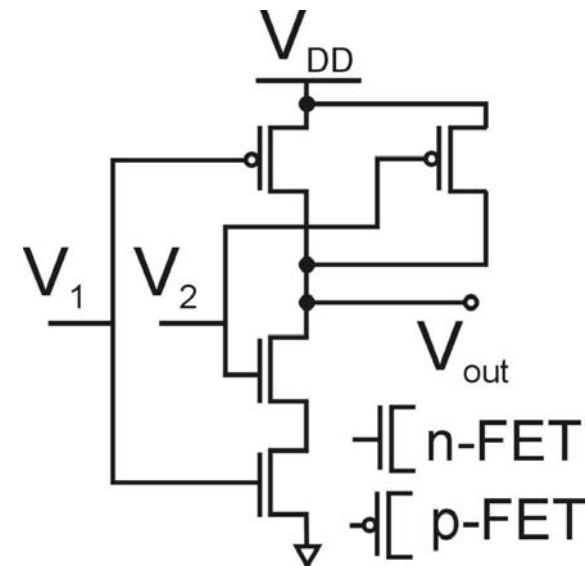
A	B	out
0	0	1
0	1	1
1	0	1
1	1	0

NAND

**NAND** ist ein **universelles Gatter**

Alle logischen Funktionen können aus NAND Gattern zusammengesetzt werden; (oft wird noch NOT (A und B zusammengeschlossen) verwendet)

Realisierung  
des NAND Gatters  
in CMOS



- die Gate-Elektroden der Transistoren müssen ge- und entladen werden (im GHz-Bereich!)
- hohe Verluste durch Blindwiderstände und durch Joulesche Wärme (el. Widerstand)

# Spinelektronik (Spintronik) – Einleitung

## ***konventionelle Speichertechnik:***

volatil (flüchtig) → die Information wird in SRAM oder DRAM als Ladung in einem Kondensator gespeichert  
(die Hälfte der Zeit ist das DRAM mit „refreshen“ beschäftigt)  
permanent (nicht-flüchtig) → die Information wird in ein **ferroelektisches** oder **ferromagnetisches** Material eingeschrieben

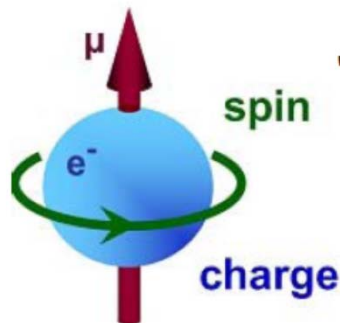
**Ferroelektrika:** permanente Polung einer Keramik, deren permanentes elektrisches Feld das Gate „steuert“ (bzw. floating gate bei Flash)

→ **Nachteile:** schnelle Alterung beim Schreiben, langsam

**Ferromagnetika:** permanente Magnetisierung dient als Informationsspeicher (z.B. Festplatte, Bandlaufwerke, MRAM)

→ Umwandlung von magnetischer in elektrische Information ist nötig

→ Bedeutung der **Magnetowiderstandseffekte**



(eigentlich) **naheliegend:** Bau einer nicht-flüchtigen Elektronik, die neben (oder alternativ zu) der Ladung auch den Spin des Elektrons verwendet

# Spinelektronik (Spintronik)

REVIEW

## Spintronics: A Spin-Based Electronics Vision for the Future

S. A. Wolf,<sup>1,2\*</sup> D. D. Awschalom,<sup>3</sup> R. A. Buhrman,<sup>4</sup> J. M. Daughton,<sup>5</sup> S. von Molnár,<sup>6</sup>  
M. L. Roukes,<sup>7</sup> A. Y. Chtchelkanova,<sup>8</sup> D. M. Treger<sup>8</sup>

This review describes a new paradigm of electronics based on the spin degree of freedom of the electron. Either adding the spin degree of freedom to conventional charge-based electronic devices or using the spin alone has the potential advantages of nonvolatility, increased data processing speed, decreased electric power consumption, and increased integration densities compared with conventional semiconductor devices. To successfully incorporate spins into existing semiconductor technology, one has to resolve technical issues such as efficient injection, transport, control and manipulation, and detection of spin polarization as well as spin-polarized currents. Recent advances in new materials engineering hold the promise of realizing spintronic devices in the near future. We review the current state of the spin-based devices, efforts in new materials fabrication, issues in spin transport, and optical spin manipulation.

Science **294**, 1488 (2001)

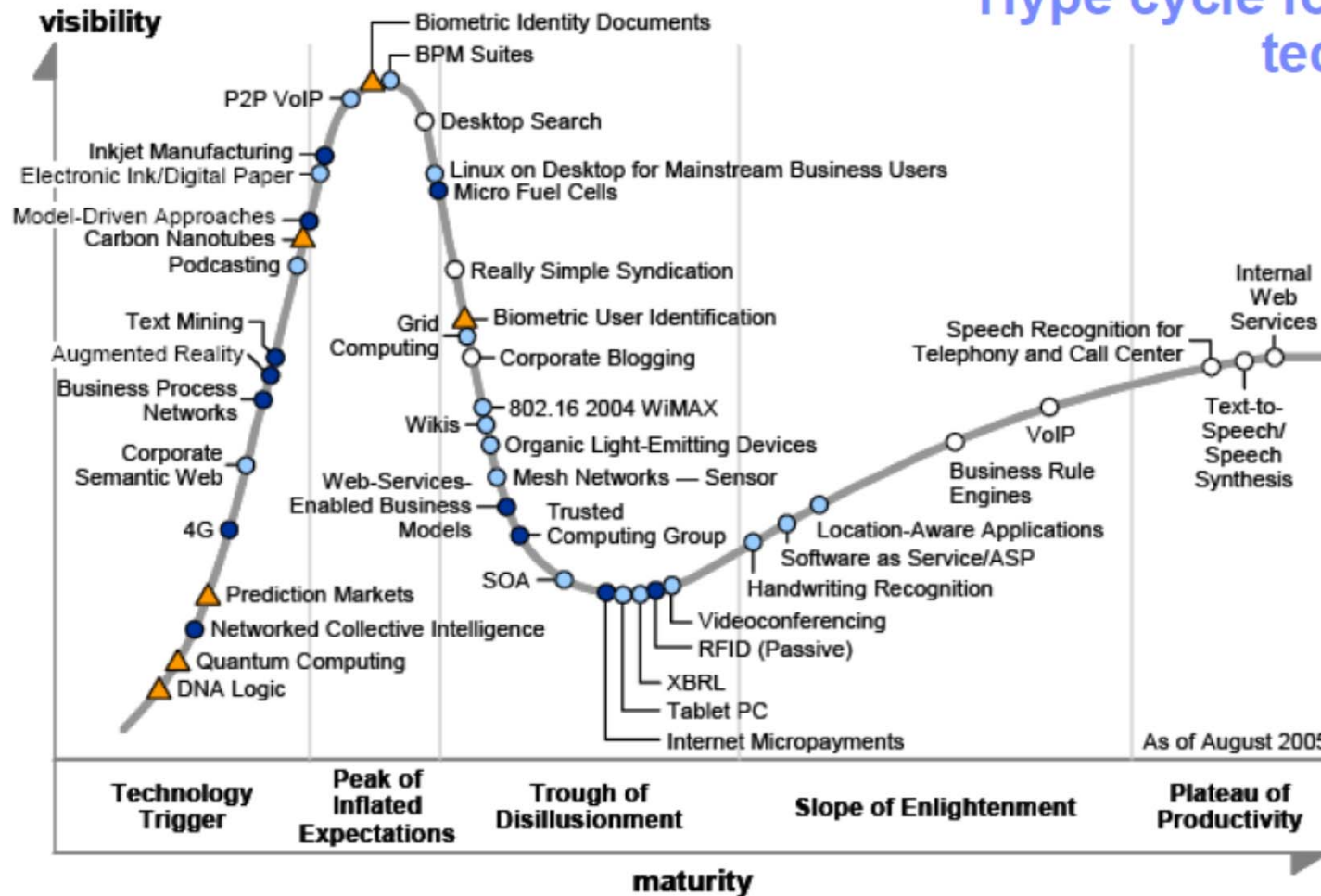
### **Objective**

*To create a revolutionary new class of semiconductor electronics based on the spin degree of freedom of the electron in addition to, or in place of, the charge.*

Große Ziele...

# Die „Hype-Curve“ – Entwicklung zukünftiger Technologien

## Hype cycle for emerging technologies!



*Wo ist Spintronik?*

Plateau will be reached in:

- less than 2 years
- 2 to 5 years
- 5 to 10 years
- ▲ more than 10 years
- ⊗ obsolete before plateau

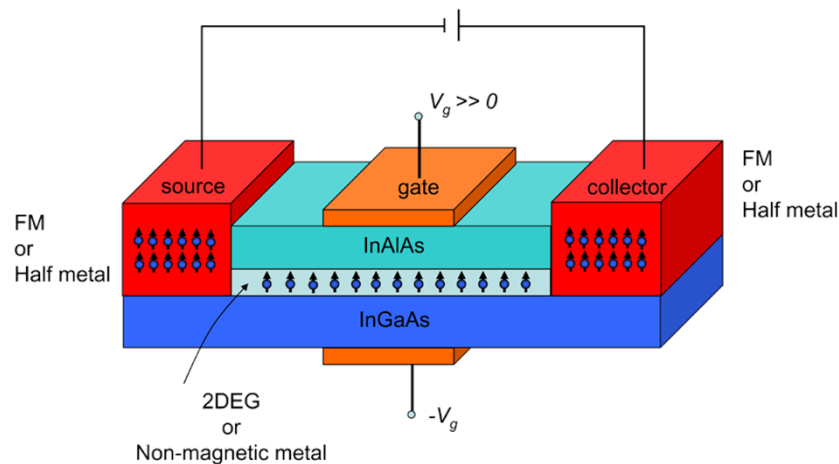
Source: Gerstner, August 2005

## Die (versprochenen) Vorteile von Spintronik

- nicht-flüchtig (bessere Architektur, Festplatte überflüssig)  
Anmerkung: **Festplatte** ist langsam und verbraucht viel Energie, ist aber auch (unschlagbar?) billig und (relativ) zuverlässig
- geringerer Energieverbrauch (ökologisch interessant)
- Strahlungsfest (militärisch interessant)
- reprogrammierbar (bessere „performance“)

## Spintronische Bauteile

„Datta-Das Transistor“  
(Spin-FET)

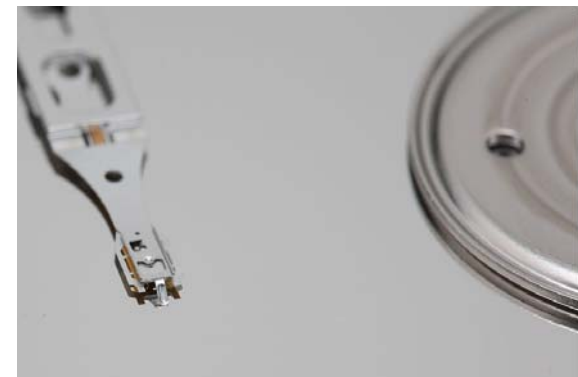


bisher nicht gebaut  
(vorgeschlagen 1990)

magnetisches  
RAM (MRAM)

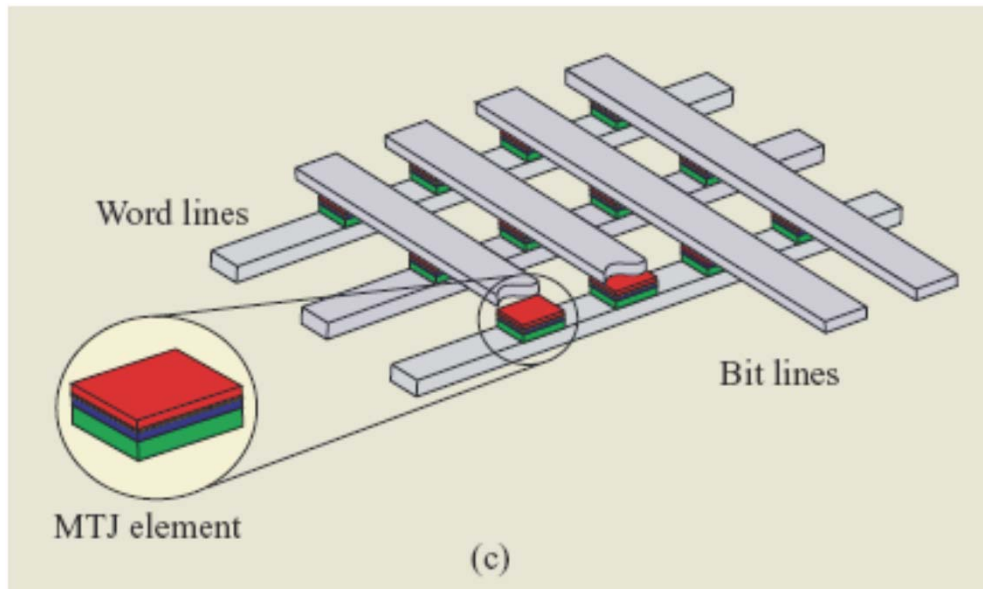


Leseköpfe von Festplatten

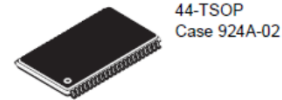


technologischer  
Standard

# MRAM – ein „universeller“ Speicher



## MR2A16A



### Features

- Single 3.3-V power supply
- Commercial temperature range (0°C to 70°C), Industrial temperature range (-40°C to 85°C) and Extended temperature range (-40°C to 105°C)
- Symmetrical high-speed read and write with fast access time (35 ns)
- Flexible data bus control — 8 bit or 16 bit access
- Equal address and chip-enable access times
- Automatic data protection with low-voltage inhibit circuitry to prevent writes on power loss
- All inputs and outputs are transistor-transistor logic (TTL) compatible
- Fully static operation
- Full nonvolatile operation with 20 years minimum data retention

## „Figures of merit“ des MRAM

Category	Parameter	SRAM	DRAM	NOR Flash	MRAM
Cost	Cell area	3.7 $\mu\text{m}^2$	0.56 $\mu\text{m}^2$	0.5 $\mu\text{m}^2$	0.7–1.4 $\mu\text{m}^2$
	Process cost adder	0%	25%	25%	25%
Performance	Read access	3.3 ns	13 ns	13 ns	5–20 ns
	Write cycle	3.4 ns	20 ns	5 $\mu\text{s}$	5–20 ns
Power	Data retention	0.6 nA per bit at 85°C	0.2 nA per bit at 85°C	0	0
	Read active	15 pC per bit	7 pC per bit	30 pC per bit	7 pC per bit
	Write active	15 pC per bit	7 pC per bit	30 nC per bit	45 pC per bit
Miscellaneous	Write endurance	Unlimited	Unlimited	10 <sup>5</sup> cycles	Unlimited

**aber:**  
~ \$20/Stck

**TEUER**

## Spinelektronik am Beispiel des MRAM (Lesekopfs der Festplatte)

**Beide Bauteile sind prinzipiell ähnlich:**

- zwei Ferromagnetische Schichten
- durch eine nichtmagnetische Barriere getrennt
- eine freie, eine gepinnte (fixe) Schicht
- Information  $\leftrightarrow$  Richtung der Magnetisierung der freien Schicht
- elektronisches Auslesen über der GMR/TMR Effekt
- Schreiben: umkehr der Magnetisierung über Ströme (MRAM) / Bits (der Festplatte)

antiparallel



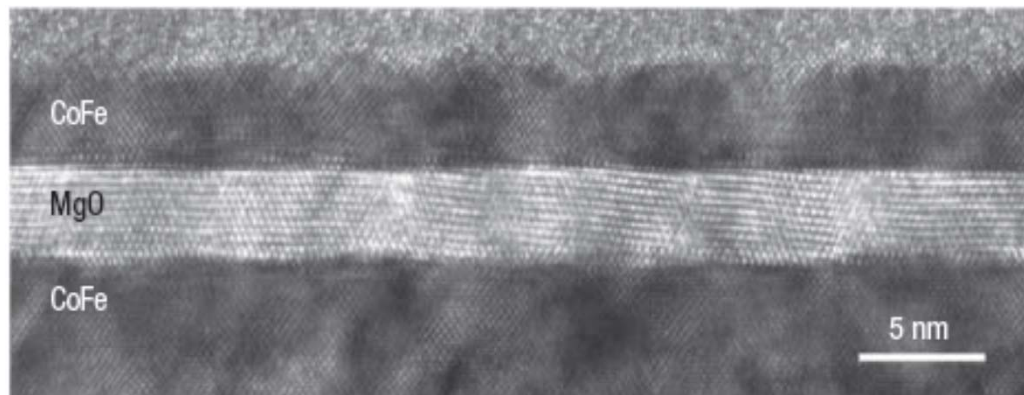
parallel



freie Schicht

Zwischenschicht

fixe (Referenz-) Schicht



TEM-Aufnahme  
einer solchen  
„Dreifachlage“

## Exchange Bias (zum Fixieren der Referenzschicht)

Exchange bias ist eine **unidirektionale Anisotropie**, die in Doppellagen aus Ferromagnet und Antiferromagnet beobachtet wird

### Erste Beobachtung: CoO/Co

#### New Magnetic Anisotropy

W. H. MEIKLEJOHN AND C. P. BEAN  
*General Electric Research Laboratory, Schenectady, New York*

(Received October 15, 1956)

Phys. Rev. **105** (1957) 904

→ die magnetische Hysterese von oberflächlich oxidiertem Kobalt wird auf der Feldachse verschoben und bekommt eine asymmetrische Form, wenn das System in einem Magnetfeld durch die Néel-Temperatur eingekühlt wird  
(Verschiebung *entgegen* dem Einkühlfeld)

Co – Ferromagnet

CoO – Antiferromagnet

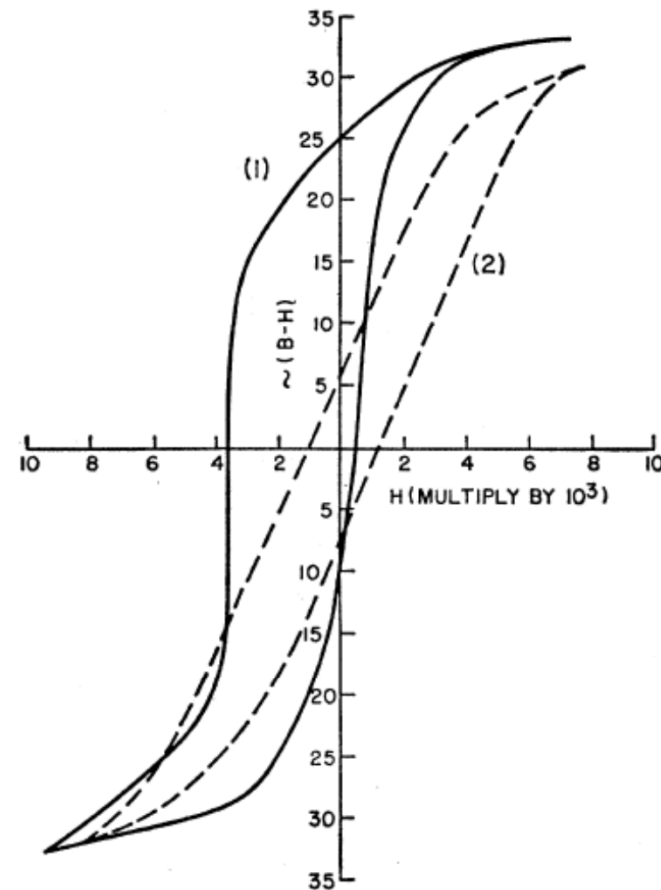
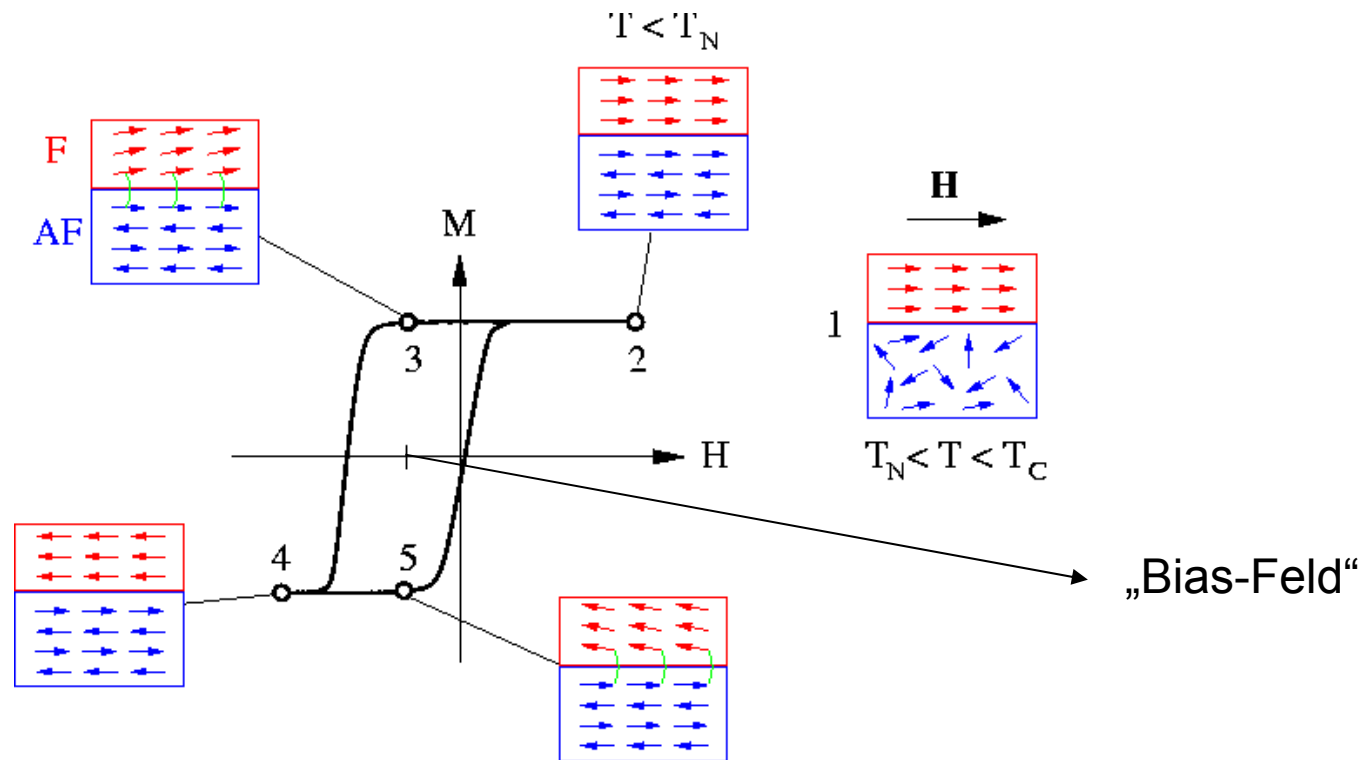


FIG. 1. Hysteresis loops at 77°K of oxide-coated cobalt particles. Solid line curve results from cooling the material in a 10 000 oersted field. The dashed line curve shows the loop when cooled in zero field.

## Exchange Bias – intuitives (naives) Bild

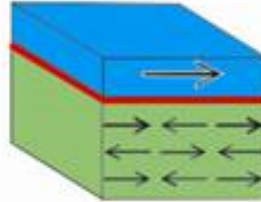


Das Einkühlfeld bewirkt eine bevorzugte Ausrichtung des FM dazu richtet sich der AFM unterhalb seiner Ordnungstemperatur bevorzugt aus und verhindert ein Ummagnetisieren des FM

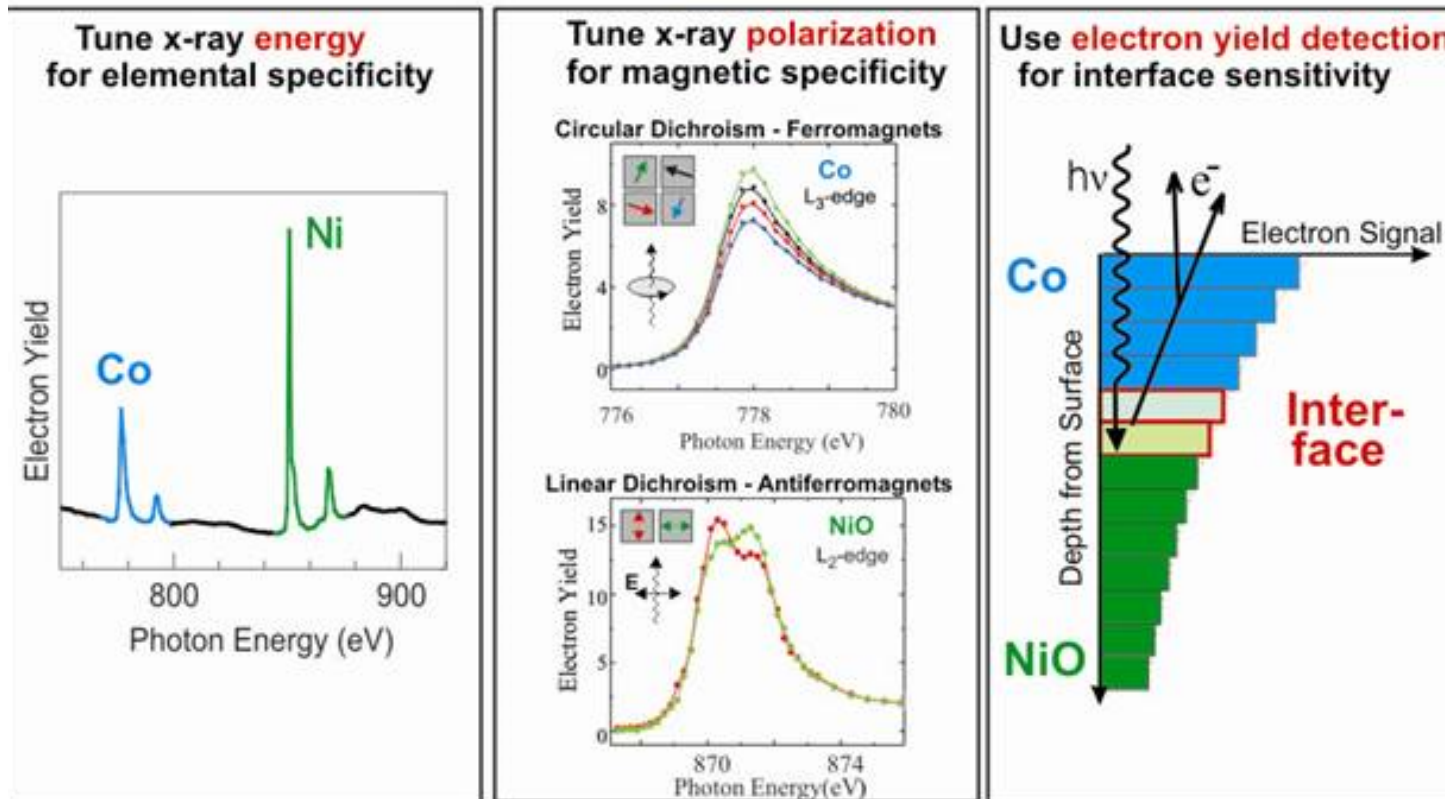
**Problem:** das Bias-Feld sollte demnach  $\sim$  dem Austauschfeld FM/AFM sein experimentell werden aber viel kleinere Bias-Felder beobachtet

# Exchange Bias – realistischeres Bild mit XMCD (i)

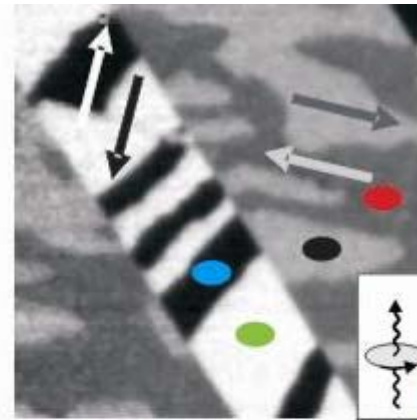
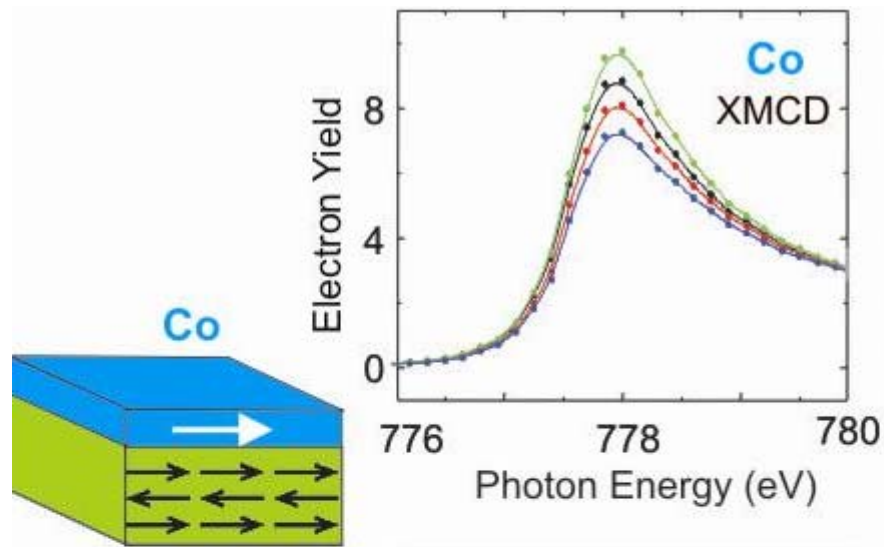
## X-Rays-in / Electrons-out - A way to study Interfaces



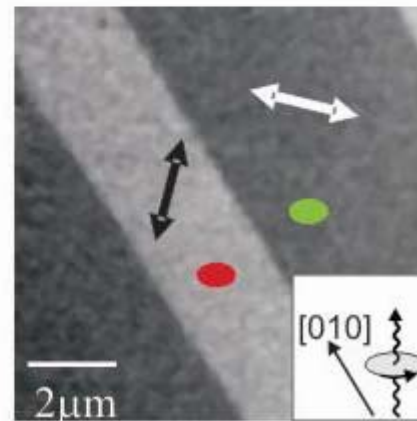
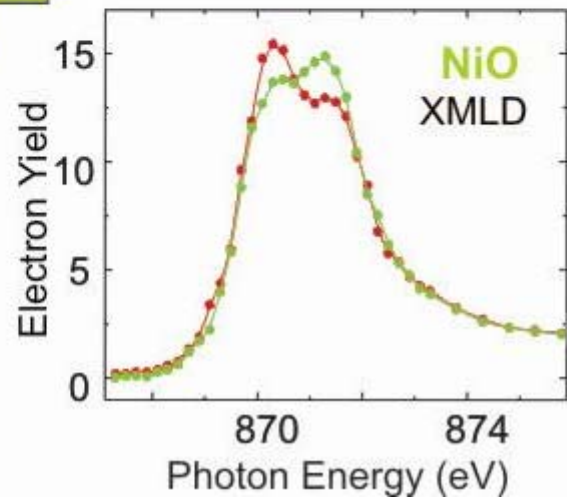
System der Wahl:  
Co (FM) auf NiO (AFM)



## Exchange Bias – realistischeres Bild mit XMCD (ii)



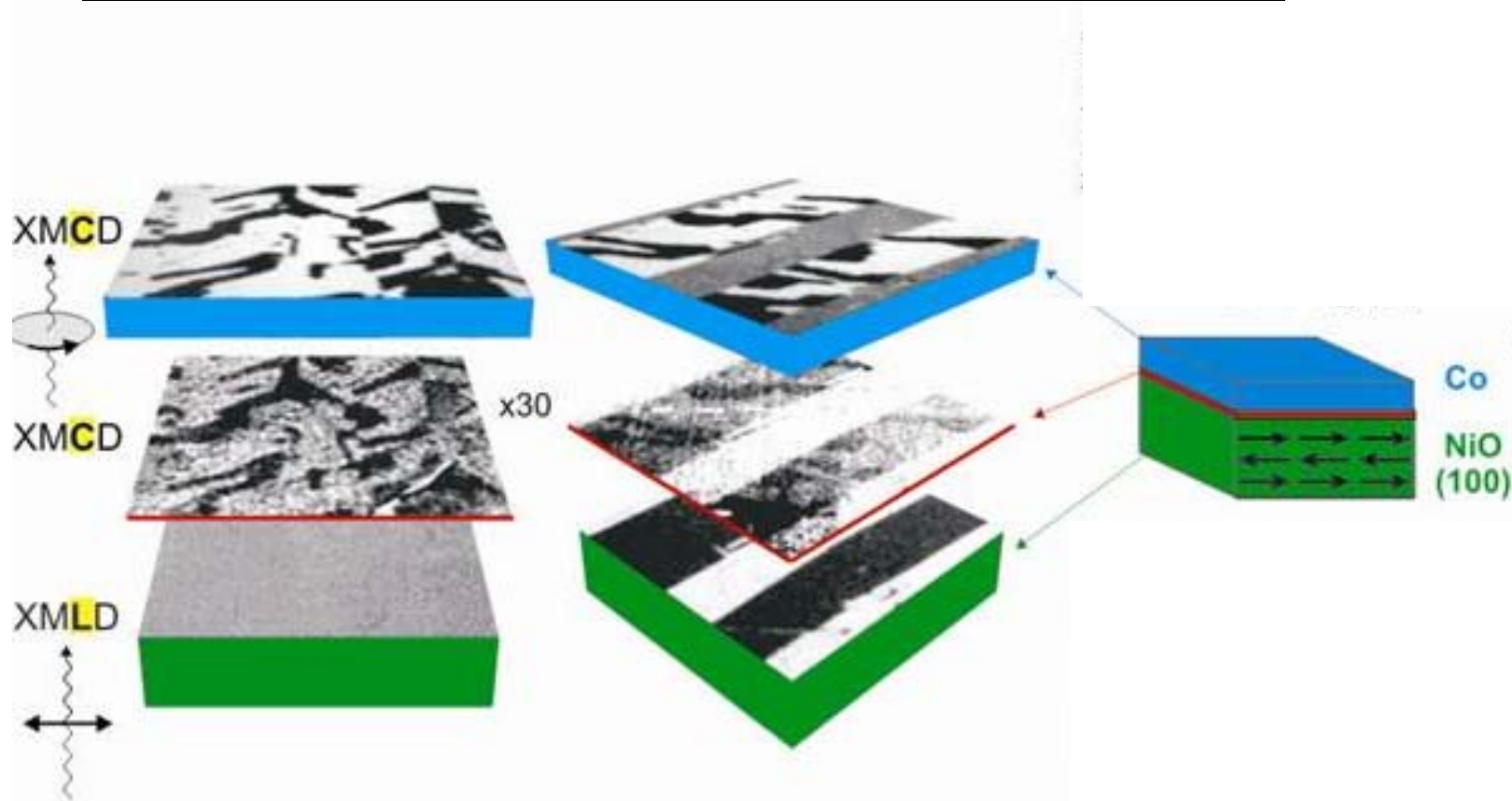
**XMCD:**  
FM Domänen  
im Co



**XMLD:**  
AFM Domänen  
im NiO

**Technik:** Photoelektronen-Emissions-Mikroskopie (PEEM)

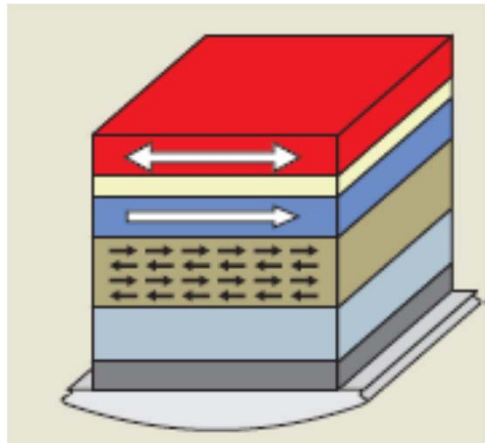
## Exchange Bias – realistischeres Bild mit XMCD (iii)



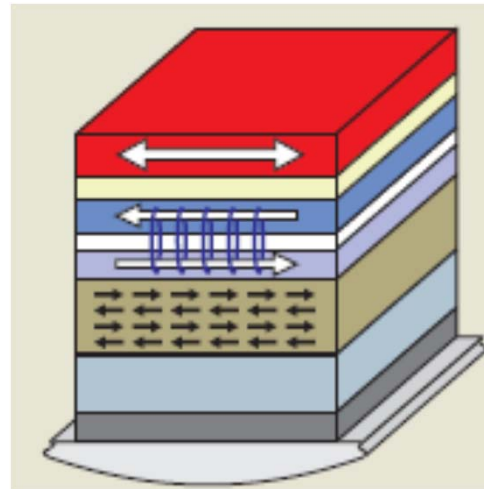
unkompensierte AFM Spins an der Grenzfläche von  
Ni (rot zeigt die Ni Kante) ↔ Ni XMCD







→ nur ein sehr kleiner Teil der AFM Oberfläche trägt zum  
Exchange Bias bei („unkompensierte Spins“ des AFM, z.B. durch **Rauhigkeit**)

# Exchange Bias – Vorzugsrichtung für magnetische Referenzschichten



**„Spinvalve“**



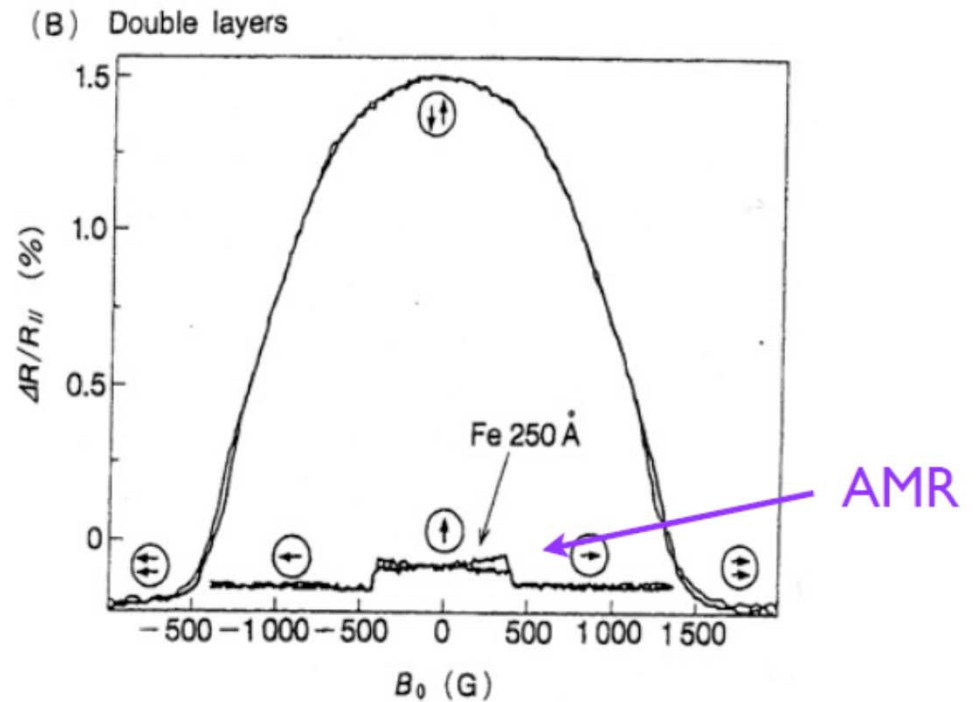
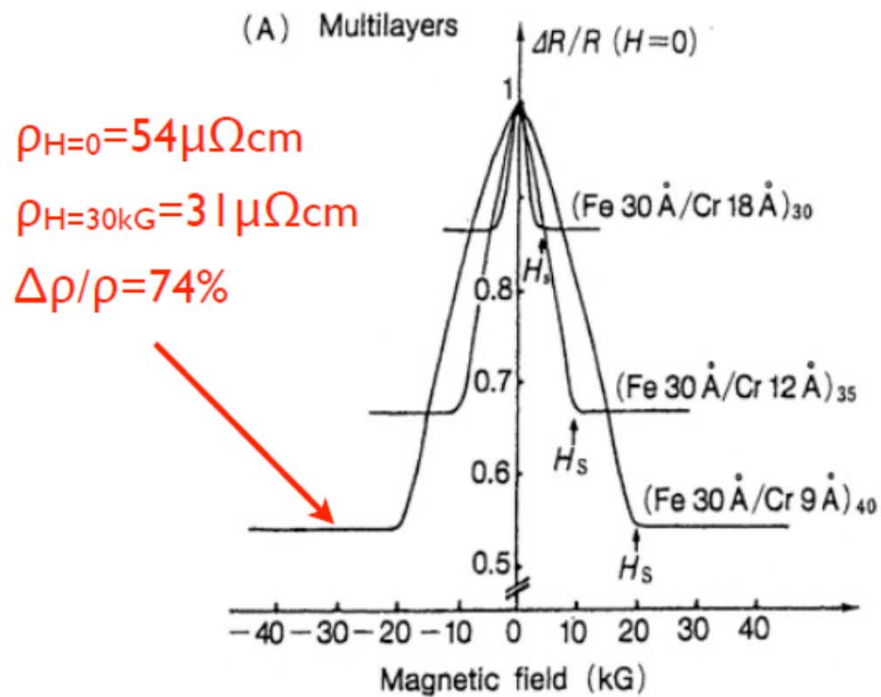
	Magnetic free layer
	Magnetic pinned layer
	Antiferromagnetic exchange bias layer
	Underlayers
	Seed layer
	Substrate

Zusätzlich noch Reduktion des Streufelds der Referenzschicht (weniger Kopplung an benachbarte freie Schichten)

→ Grundstruktur jedes MRAMs bzw. Festplattenlesekopfs

# Auslesen über den GMR-Effekt

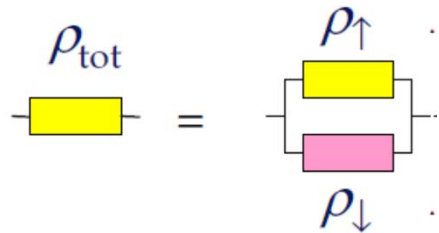
## giant magnetoresistance (GMR)-Effekt



Wieso ist der Widerstandsunterschied so groß?

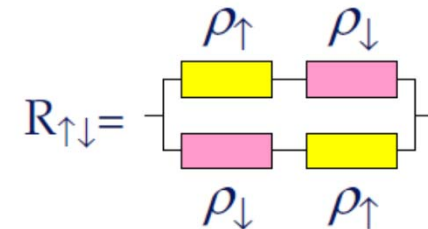
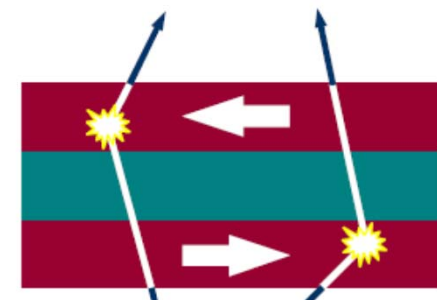
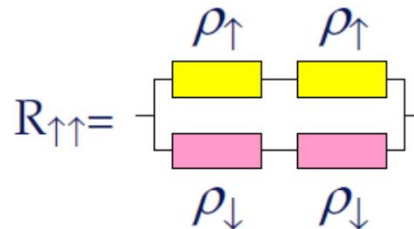
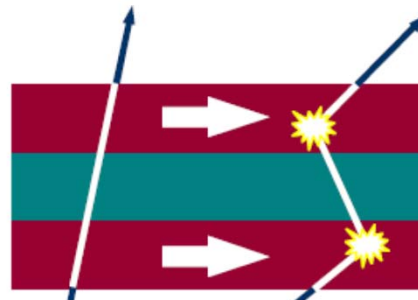
# Two-current model für den GMR-Effekt

## Zwei Transportkanäle



in Ferromagneten

$$\rho_{\uparrow} \neq \rho_{\downarrow}$$



Definition:

$$\text{GMR} = \frac{R_{\uparrow\downarrow} - R_{\uparrow\uparrow}}{R_{\uparrow\uparrow}}$$

$$\text{GMR} = \frac{(\rho_{\downarrow} - \rho_{\uparrow})^2}{4\rho_{\downarrow}\rho_{\uparrow}} = \frac{(\alpha - 1)^2}{4\alpha} \quad \text{mit} \quad \alpha = \frac{\rho_{\downarrow}}{\rho_{\uparrow}}$$

Spin Asymmetrie  $\alpha$  ; typische  $\alpha \sim 5$

→ je größer die Spinasymmetrie, desto größer der GMR-Effekt!

→ Materialien mit hoher Spinpolarisation wünschenswert (Halbmetalle, z.B.  $\text{CrO}_2$ )