

**AUFGABE DER DIPLOMARBEIT**  
**im Hauptstudium II****für:** Herrn Martin Glogasa**gestellt von:** Herrn Prof. Dr.-Ing. K. Solbach  
Fakultät für Ingenieurwissenschaften - Hochfrequenztechnik**Thema:** **Design einer stromoptimierten TX-Ausgangsstufe für GSM/EDGE Standard in einer 65nm CMOS Technologie****Motivation:**

Die Zusammenführung von 2G und 2.5G Mobilfunkstandards in einem Endgerät erfordert die Kombination von Schaltungen für GSM und EDGE auf einem hochintegrierten Chip, der darüber hinaus eine geringe Fläche und Stromaufnahme aufweisen soll, um kostengünstige und attraktive Produkte zu ermöglichen.

Um gleichzeitig die Herausforderungen von Hochintegration und „Time-to-Market“ zu erfüllen, sollen die bisherigen 2G und 2.5G Lösungen als ein IP-Makro in einer neuen 65nm CMOS Technologie realisiert werden. Ein Polarmodulator stellt für 2.5G eine optimale Lösung hinsichtlich Funktionalität und Stromverbrauch dar. Für 2G Applikation ist er zwar funktional auch sehr gut geeignet, verursacht aber im Vergleich zur Lösung mit limitierenden Buffern jedoch einen nennenswerten Stromanstieg.

Ziel dieser Arbeit soll zum einem die Erarbeitung einer Stromsparenden Lösung zur Nutzung des konventionellen Sendepfades für 2G und eines Polarmodulator-Sendepfades für 2.5G an einem gemeinsamen Ausgang sein. Zum anderen soll für eine flächenoptimale Lösung der Polarmodulator, d.h. dazugehörige Schaltungen wie beispielsweise Mischer, Ausgangstufen usw., so modifiziert werden, dass für den 2G Betriebsfall ein geringerer Stromverbrauch als für 2.5G benötigt wird.

Der Einsatz einer modernen 65nm CMOS Technologie bietet hierbei einerseits Chancen, stellt aber andererseits auch eine Herausforderung dar, um bei beachtlicher Flächensparnis gleichzeitig eine ausreichend gute Performance, einen geringeren Stromverbrauch und die erforderlicher Robustheit über alle Produktionstoleranzen zu gewährleisten.

**Aufgabenstellung:**

Die Aufgabenstellung lässt sich in die folgenden Punkte unterteilen:

- 1) Einarbeitung in GSM-, und EDGE-Transmitter Anforderungen und in die Konzepte für Direkt- und Polar-Modulation.
- 2) Einarbeitung in die Designumgebung und in eine modernen 65nm CMOS Technologie, ihre Bauelementen und Anforderungen.
- 3) Entwurf von LO-Aufbereitungsblöcken, Mischern und Ausgangstufen mit schaltbarer Verstärkung in 65nm CMOS Technologie auf Grundlage vorhandener Designs, unter Aspekten von geringem Strom- und Flächenverbrauch. Simulationen und Untersuchungen hinsichtlich der geforderten Eigenschaften (wie z.B. Ausgangsbereich und Phasenrauschen) erfolgen mit Simulationstools Spectre/Titan im Cadence Framework.
- 4) Soweit zeitlich möglich: Erstellung von Layouts und Re-Simulationen der entworfenen Schaltungen mit den daraus extrahierten Parasitics.
- 5) Alle Ergebnisse sind übersichtlich zu dokumentieren und in einem Vortrag zu präsentieren.

Über das Thema ist am Ende der Arbeit im Fachgebiet ein Vortrag zu halten.