

Themenbeschreibung:

Programmierung eines Umsetzers für die Beschreibung einer analogen Schaltung von Verilog-A in eine ngspice-Netzliste

Der Schaltungssimulator ngspice (<http://ngspice.sourceforge.net/>) ist eine Open-Source-Tool zur analogen und digitalen Simulation von Schaltungen. Bei analogen Schaltungen wird der Arbeitspunkt ermittelt, DC-, transiente und Rausch-Simulationen sind möglich. Die Schaltung wird in Form einer Netzliste dargestellt, die diskrete Bauelemente und ihre Verbindungen untereinander enthält. Diese Netzliste ist spezifisch für ngspice, wie auch andere Simulatoren ähnliche, aber nicht exakt gleiche Netzlisten nutzen.

Eine Alternative zu diesen proprietären Netzlisten ist die universelle Beschreibungssprache Verilog-A, mit der C-ähnlich analoge Schaltungen beschrieben werden. Kommerzielle Simulatoren können diese lesen und direkt simulieren. Es existiert dagegen kein Open-Source-Tool, das diese Aufgabe für ngspice übernehmen könnte. Ziel der Arbeit ist es daher, einen solchen Umsetzer zu erstellen und in ngspice einzubinden.

Dazu sind folgende Aufgaben zu lösen:

Erarbeitung einer Methode für den Umsetzer. Ausgangspunkt kann Yosys (<http://www.clifford.at/yosys/>) sein, das digitalen Verilog-Code in eine XSPICE-Netzliste umsetzt. Daneben existiert in ngspice bereits ADMS, mit dem eine Verilog-A-Beschreibung eines Transistor-Modells in C-Code umgesetzt wird, basierend auf XML-Beschreibungen. Festlegen einer Schnittstelle zur digitalen Simulation. Festlegung des Sprachumfangs, der umgesetzt werden soll.

Implementierung des Umsetzers, Einbindung in ngspice

Automatisierung der Schnittstelle zwischen Analog- und Digitalteil in der Netzliste des Simulators, die zurzeit noch manuell vom Nutzer implementiert werden muss.

Verifikation des Umsetzers mit verschiedenen Schaltungen.

Als Voraussetzung für diese Arbeit sollten Sie profunde (nachweisbare) Kenntnisse in der Programmierung in C mitbringen und Interesse an der (analogen) Schaltungstechnik haben, idealerweise verbunden mit erster Erfahrung in Verilog-A.