

Thema:

Entwicklung und Verifizierung eines Algorithmus zum hardware-nahen Spike-Sorting auf FPGAs/ SoCs

Themenbeschreibung:

Netzhautkrankheiten, wie Retinopathia pigmentosa, sorgen langfristig beim Lebewesen zu starken Seheinschränkungen, bei denen die photosensitive Schicht in der Netzhaut abstirbt. Die noch intakten Schichten werden elektrisch stimuliert, um, neue Informations-Impulse von der Umgebung an das Gewebe zu übersenden. Dafür haben heutige Retina-Implantate die grundsätzliche Machbarkeit mit sehr geringer Auflösung bereits eindrucksvoll gezeigt. Jedoch gibt es zahlreiche Herausforderungen bei der Realisierung von hochauflösenden und langzeitstabilen Systemen, die die neurophysiologischen Abläufe in der Netzhaut und den angrenzenden Schichten berücksichtigen müssen. Beispielsweise werden beim neuen Ansatz der adaptiven Stimulation die Stimulationsparameter in Abhängigkeiten der retinalen Gewebe-Antworten nachgeregelt. Eine aufwendige Auswertungsmethode ist die lokal hochaufgelöste Messung der Aktionspotentiale, die die Antworten der verschiedenen Neuronen-Typen der Retina aufzeichnet und anschließend mit rechenintensiven Algorithmen voneinander separiert.

Im Rahmen dieser Arbeit sollen Konzepte zur Ausführung eines echtzeit-fähigen und hardware-nahen Algorithmus zum Spike-Sorting entwickelt und validiert werden. Hierzu sollen diverse MATLAB-Anwendungen erstellt werden, die die Gewebe-Aktivitäten synthetisch erstellen und die Algorithmen zum Spike-Detection und Spike-Sorting implementieren. Die Klassifikation muss erstellt und implementiert werden. Die Implementierung soll dabei unter dem Aspekt der hardware-nahen Implementierung erfolgen, wobei auch DeepLearning-Konzepte verwendet werden können. Die Validierung erfolgt mit den synthetischen Daten und realen Messdaten. Zusätzlich sollen Konzepte für die Implementierung auf FPGAs bzw. Mikrocontroller entwickelt werden.

Literatur:

- Muhammad Saif-Ur Rehman et al., SpikeDeeptector: a deep-learning based method for detection of neural spiking activity, Journal of Neural Engineering, 2019 (<https://iopscience.iop.org/article/10.1088/1741-2552/ab1e63>)
- Yan Li et al., Event-driven processing for hardware-efficient neural spike sorting, Journal of Neural Engineering, 2018 (<https://iopscience.iop.org/article/10.1088/1741-2552/aa9124>)

Inhalte der Arbeiten:

- Literaturrecherche über aktuelle hardware-nahe Algorithmen
- Math. Modellbildung der Gewebe-Aktivitäten
- MATLAB-Anwendungen zur Ausführung der Spike-Sorting entwerfen
- Validierung mit synthetischen Daten und Messdaten
- FPGA-Programmierung in Verilog (opt. mit RISC-V Architekturen)
- Anpassungen eines elektronischen Messaufbaus

**Anforderungen/
Voraussetzungen:**

**nicht zwingend erforderlich*

- Interesse an interdisziplinären Themenstellungen von Medizin und Ingenieurwissenschaften im Bereich der Mikroelektronik/ neurowissenschaftlichen Signalverarbeitung
- Grundkenntnisse in MATLAB/ Simulink wünschenswert*
- Grundkenntnisse in Verilog/ VHDL/ C++ wünschenswert*
- selbstständiges Arbeiten wünschenswert

Charakter der Arbeit: 50% Praxis / 50 % Theorie

Wir bieten:

Eine kooperative Arbeitsatmosphäre im Team mit engagierten jungen und erfahrenen Mitarbeitern an attraktiv ausgestatteten Labor- und Rechner-Arbeitsplätzen am Campus Duisburg.

Ansprechpartner:

Andreas Erbslöh, M. Sc.
Tel: +49 203 / 379-2839
Email: andreas.erbsloeh@uni-due.de